[Extract Translation of Korean Patent No. 0123088]

The present invention relates to a convolutional de-interleaver, which is implemented by use of a memory such as SRAM instead of a shift register such as D flip-flop so that the size of hardware can decrease and a logic circuit controlling the convolutional de-interleaver can be simplified to increase the accuracy of the controlling.

- 인용발명 : 등록특허번호 제0123088호(공고일 : 1997.12.05) 1부.

[첨부그림 1]

每0123088

(19) 대한민국특허청(KR) (12) 등록특허공보(B1)

	(45) 중고립사	1991년 12월(6월	
	(11) 등록번호	특01 2306 8	
	(24) 등록일자	1997년@월10일	
县1993-030329	(65) 공개번호 (42) 공개인자	특 1995-022333 1995년07월 28일	
1330년12월20월	(40) 8/18/1	10000012002	
대우전자주식회사	뻐순훈		
	문로 5가 541번지		
	□ 1座 414-24		
장성구, 김원준	2.00 2.		
실사금 : 장면용 (백자공보 제5188호)			
(54) 메모리를 이용한 길쌈 디언터리버			
	1993년12월28일 대우전자주석회사 서울특별시 중구 남대 임용회 서울특별시 도봉구 쌍 장성구, 김원준 공보 185188호)	(11) 등록번호 (24) 등록일자 목1993-030329 (65) 광개번호 1993년12월28일 (43) 공개임자 대우전자주식회사 배순훈 서울특별시 증구 남대문로 5가 541번지 임용회 서울특별시 도봉구 쌍문 1동 414-24 장성구, 김원준 공보 제5188호)	

ନ୍ୟ

본 방명은 김쌈 디인터리버에 관한 것으로, D쥴립쥴롭과 같은 쉬프트 레지스터 대신 SRAM과 같은 메모리 를 이용하여 길쌈 디인터리버를 구현함으로써 하드웨어의 크기를 줄일 수 있을 뿐 아니라, 길쌈 디인터리 버를 제어하는 로직회로를 단순화시킴으로써 제어의 정확도를 높임 수 있는 마점이 있다.

0.05

51

SININ

[발명의 명청]

메모리를 이용한 길쌈 디인터리버

[도면의 간단한 설명]

제1도는 종래의 쉬프트 레지스터를 이용한 길쌈 디인터리버의 일실시예에 따른 블럭도미다.

제2도는 본 발명에 의한 메모리를 이용한 길쌈 디인터리버의 밀실시예에 따른 블럭도이다.

제3도는 동기가 일치한 경우의 쓰기 및 읽기동작을 나타낸 도면이다.

제4도는 동기가 어긋난 경우의 쓰기 및 읽기동작을 나타낸 도면이다.

제5도는 제2도의 어드레스 발생부의 상세블럭도이다.

* 도면의 주요부분에 대한 부호의 설명

10:出班,

20 : 메모리,

30 : 머드레스 발생부,

31 : 기본머드레스 발생기,

32 : 오프셋 발생기,

33 : 동기상태 레지스터,

34 : 멀티플렉서,

40 : 래치.

[발명의 상세한 설명]

본 발명은 길쌈 디인터리버(convolutional deinterleaver)에 관한 것으로, 특히, 메모리로 구현한 길쌈 디인터리버에 관한 것이다.

일반적으로, 채널을 통해 디지탈산호를 전송함때 기상의 급격한 변화 등에 의해 군집에러(burst error)가 발생하는 경우가 있다. 주로 리도-슬로본(Reed Solomon : 미하 RS과 약함) 코드를 에러정정 코드로 사용 하는 통신 시스템에서는 미러한 군집에러의 수가 RS코드의 정정 범위를 넘게 되면 정정능력을 상실하게 되므로 이 군집에러를 분산시합 필요가 있다.

김쌈 인터리버와 길쌈 디인터리버는 길쌈 부호(convolutional code)를 미용하며 군집에러를 분산시키기 위한 것으로서, 제도에는 중래의 쉬프트 레지스터(shift register)를 미용하며 구현한 길쌈 인터리버 (1)와 길쌈 디인터리버(2)가 도시되어 있다.

제1도에 있어서, 변수 8와 M은 다음과 같이 결정된다.

B는 발생할 수 있는 군집 에러의 크기 또는 길이를 가정하며 그보다 큰 값으로 설정한다. 즉, b를 군집에

러의 길이라고 할 경우 다음 제1석의 조건을 만족하는 값을 B로 정한다.

b≤8(1)

#은 부호기에 있는 길쌈부호기(convolutional encoder)의 구속길이(constraint length)와 관계있는 것으 로서, 길쌈부호기 안의 메모리수(m)에 1을 더한 값이 구속길이(L)가 되고, 일발적으로 구속길이를 #으로 정한다. 즉, 다음 제2식과 같은 관계식이 성립한다.

M=L=m+1.....(2

여기서, 길쌤부호와 구속립이에 대하여 간략히 설명하면, 부호화는 일정길이의 블럭단위로 이루어지는데 여기서, 길쌤부호와 구속립이에 대하여 간략히 설명하면, 부호화는 일정길이의 블럭단위로 이루어지는데 각 블럭메서의 부호화가 그 블럭뿐만 아니라 그 이전의 블럭에도 익존하는 부호를 나무 부호(tree code) 라고 하는데, 이와 같은 나무 부호증에서 부호화 접차가 어느 블럭에 대해서도 동일한 선형관계식을 사용 하여 이루어지는 부호를 길쌈부호라 하고, 길쌈부호가 부호화된 계열에서 하니의 정보점의 영향용 미치는 길이를 구속길이라고 한다.

그러나, 좀래의 쉬프트 레지스터로 구현한 집쌈 인터리버 및 디인터리버는 N과 B값이 커집에 C마라 회로가 상당히 커지게 되고, 또한 증가한 쉬프트 레지스터를을 제어하기 위한 로직(logic)이 매우 복잡해지는 문 제점이 발생한다.

따라서, 본 발명의 목적은 상술한 문제점을 해결하기 위하여 결쌈 디인터리버를 메모리를 이용하여 구현 할으로써 하드웨어의 크기를 졸업 수 있을 뿐 아니라 제어 로직을 단순화시킴으로써 정확도를 높이기 위 한 길쌈 디인터리버를 제공하는데 있다.

상기 목적을 달성하기 위하여 본 방명은 길쌈 코드에 의해 인터리방되어 버스트 에러 채널을 통해 인가되는 데이타를 길쌈 코드에 의해 디인터리방하기 위한 길쌈 디인터리버에 있어서, 상기 길쌈 인터리방된 데이타를 권참 코드에 의해 디인터리방하기 위한 레모리 사이의 길씀 인터리방된 데이타를 저장하기 위한 메모리; 상기 결쌈 인터리버의 입력단과 상기 메모리 사이의 결술력을 제어하기 위한 제1제에부 : 길쌈 디인터리방을 위하여 상기 메모리의 쓰기 및 읽기 등적에 필요한 쓰기 아드레스 및 읽기 어드레스를 발생하기 위한 어드레스 말생부; 및 상기 길쌈 인터리버의 출력단과 상기 메모리 사이의 입술력을 제어하기 위한 제2제어부를 포함함을 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명에 대하여 상세히 설명하기로 한다.

제2도는 본 발명에 의한 메모리를 이용한 결쌈 디인터리버의 입실시에에 따른 블럭도로서, 제1제어부 예 컨대 버퍼(10), 메모리(20), 어드레스 발생부(30)와, 제2제어부 예컨대 래치(40)로 구성된다.

제3도는 동기가 일치한 경우의 쓰기 및 읽기동작을 나타낸 것이고, 제4도는 동기가 어긋난 경우의 쓰기 및 읽기동작을 나타낸 것이다.

제5도는 제2도에 있어서, 어드레스 밥생부(30)의 상세 블럭도로서, 기본 어드레스 밥생기(31), 오프셋 밥 생기(32), 동기상대 레지스터(33)와 절환부 예컨데 멀티플렉서(34)로 구성된다.

그러면 본 발명의 비랑직한 실시에에 대한 등작을 첨부된 도면을 참조하며 설명하기로 한다.

제2도에 있어서, 버퍼(10)는 길쌈 디인터리버의 압력단과 효술한 메모리(20) 사이에서 압출력을 제어하기 위한 것이다.

메모리(20)는 버퍼(10)를 통해 입력되는 데이타를 쓰거나, 메모리(20)에 쓰여진 데이타를 읽기 위한 것이다. 메모리(20)는 SRM으로 구현할 수 있다.

어드레스 발생부(30)는 메모리(20)에서 입력데이타클 기압하기 위한 어드레스와 출력데이타를 독출하기 위한 어드레스를 발생하기 위한 것이다.

외부로부터 입력되는 동기산호는 어드레스 발생부(30)가 산출하는 어드레스값에 영향을 준다.

래치(40)는 길쌈 디인터리버의 출력단과 메모리(20)사이에서 입출력을 제어하기 위한 것이다

제3도에서와 같이 동기가 일치한 경우, 메모리(20)에서의 쓰기 및 읽기 동작에 대하며 살펴보기로 한다. 먼저, 업력데이타는 항상 수직방향으로 메모리(20)에 기입되는데 이때 M만큼 차이를 두는 대각선 방향으로 특출하게 되면 협력 데이타는 다음과 같이 나타낼 수 있다.

Out[0]=In[0][t-(8-1)M]

Out[1]=In[1][t-(B-2)N]

Out[B-2]=In[B-2][t-M]

Out[B-1]=In[B-1][t]

여기서, Out[1,...,B]는 출력대이타이고, In[0,...,B-1][t-(0,...,(B-1)짜]은 메모리값이다. t는 현재 시 간을 나타내고, (0,...,(B-1)짜은 오프셋(offset)값을 나타낸다.

_____ 한편, 제4도에서와 같이 동기가 하나 쳐이로 머긋난 경우, 메모리(20)에서의 쓰기 및 읽기 동작에 대하며 실표보기로 한다.

Out[0]=in[1][t-(B-1)M] Out[1]=In[2][t-(B-2)M]

Out[B-2]=In[B-2][t-M]

Out[B-1]=in[0][t]

또한, 동기가 두개 차이로 어긋난 경우에는 메모리(20)의 세번째 행부터 출력데이타가 나가야 한다.

등기가 언제 맞는지에 대해서는 위와같은 쉬프트과정을 8번 해본 결과에 대하여 에러 모니터링함으로써 알 수 있다. 미러한 동작을 수행하는 어드레스 발생부(30)에 대하여 상세히 설명하면 다음과 같다.

제5도에 있어서, 변수 AY는 수직어드레스, AH는 수평어드레스, WAH는 기업용 수평어드레스, RAH 수평어드레스, 동기신호(sync)는 한번 더 쉬프트라고 요구하는 외부의 필스신호를 각각 나타낸다.

기본 머드레스 발생기(31)는 읽고 쓸때의 주소를 순서대로 만들어 주기 위한 것이고, 동기상태 레지스터 (33)는 몇번 동기가 머긋났는지를 표시해 주기 위한 것이다.

수직방향의 어드레스는 항상 첫번째 행부터 마지막 행까지 주기적으로 만들면 되므로 (A) 출력은 [0,1,2,...,B-1]값을 갖고 있으며 그 주기는 B가 된다. 한편 수평방향의 어드레스는 바만몸씩 차이가 나야하므로 (B) 출력은 [0,M-1,2M-1,...,(B-1)M-1]값을 갖고 있으며 그 주기는 수직방향의 어드레스와 마찬가지로 B가 된다.

오프셋 발생기(30)는 동기가 어긋났다고 판단되면 읽기 어드레스를 변경해 주는 역함을 한다. 기본 어드 레스 발생기(31)에서 생성된 기본어드레스값에서 동기가 몇 데이타 정도 어긋났는지를 알려주는 동기상태 레지스터(33)의 출력값을 뺀 후 mod B 연산을 한 결과가 오프셋값이 된다.

쓰기 모드일때의 수평방향의 어드레스(WAH)는 기본 어드레스 발생기(31)의 출력(B)와 같다. 그러나, 읽기 모드일때의 수평방향의 어드레스(RAH)는 오프셋 발생기(32)에서 산출된 오프셋값에 기본머드레스 발생기 (31)의 출력(B)룹 대한 값이 된다.

수직방향의 어드레스를 LIEI내는 AV값은 읽기/쓰기에 판계없이 항상 일정하다.

그러나, 수평방향의 어드레스는 그렇지 않으므로 읽을때의 어드레스값을 나타내는 RAH와, 쓸때의 어드레 소값을 나타내는 WAH가 존재하게 된다.

즉, 멀티클렉서(34)는 읽기 모드 또는 쓰기 모드에 따라서 RAH 또는 RAH를 선택적으로 출력하게 된다.

상술한 바와같이 본 발명에 의한 메모리를 이용한 길쌈 디인터리버에서는 이플립플롭과 같은 쉬프트 레지 스터 대신에 SRAM과 같은 메모리를 이용하여 길쌈 디인터리버를 구현함으로써 하드웨어의 크기를 줄일 수 있을 뿐 아니라, 길쌈 디인터리버를 제어하는 로작회로를 단순화시킴으로써 제어의 정확도를 높일 수 있 는 이점이 있다.

(57) 경구의 범위

교육 고드에 의해 인터리빙되어 버스트 에러 채널을 통해 인가되는 데이타를 결쌀 고드에 의해 디인터리 빙하기 위한 결쌀 디인터리버에 있어서, 상기 결쌀 인터리빙된 데이타를 저장하기 위한 메모리(20); 상기 결쌀 디인터리빙을 위하여 상기 메모리(20)에 상기 결쌀 민터리빙된 데이터의 쓰기에 뜰요한 쓰기 어드래 소 및 상기 메모리(20)로부터 결쌀 인터리빙된 데이터의 읽기 중작에 필요한 되기 어드레스를 발생하는 어드레스 발생부(30); 상기 디인터리버의 압력단과 상기 메모리(20)사이의 압출력을 제어하기 위한 제1제 어부; 상기 디인터리버의 참탁단과 상기 메모리(20)사이의 압축력을 제어하기 위한 제2제어부를 포함합을 등록으로 하는 강씨 디인터리버 특징으로 하는 길쌈 디인터리버.

청구항 2

제단에 있어서, 상기 어드레스 발생부(30)는 상기 메모리(20)의 쓰기 및 읽기 동작을 위하여 수직 및 수 평방향에 쓰기 어드레스 및 읽기 어드레스를 순서대로 생성하기 위한 기본머드레스 발생기(31); 동기가 어긋난 경우 상기 메모리의 읽기 어드레스를 변경해 주기 위한 오프셋 발생기(32); 동기신호를 입력으로 하여 동기가 몇번 머긋났는지를 표시해 주기 위한 동기상태 레지스터(33); 상기 메모리(20)가 읽기 모드 인 경우, 상기 기본머드레스 발생기(31)의 수평방향기 마드레스를 출력하고, 쓰기 모드인 경우, 상기 오 프셋 발생기(32)에서 출력되는 오프셋값에 상기 기본머드레스 발생기(31)의 출력값을 더한 값을 수평방향 의 머드레스로 출력하도록 절환하기 위한 절환부로 구성될을 특징으로 하는 길쌍 디인터리버.

제2항에 있어서, 발생할 수 있는 군집에러의 길이보다 크거나 같은 값을 B, 구속길이를 M이라고 함때, 상 기 기본 머드레스 발생기(31)에서 합력되는 수직방향의 머드레스는 주기 B를 가지고 $[0,1,2,\ldots,B-1]$ 을 합력함을 특징으로 하는 김쌈 디인터리버.

청구한 4

제3형에 있어서, 상기 기본 어드레스 발생기(31)에서 출력되는 수평병향의 어드레스는 주기 8를 가지고 [0,H-1,2H-1,...,(B-1)H-1]을 출력함을 특징으로 하는 길쌈 디인터리버.

每0123088

청구함 5

제2항에 있어서, 상기 오프셋값은 상기 기본어드래스 발생기(31)에서 출력되는 수직방향의 어드레스 값에 상기 동기상태 레지스터(33)의 출력값을 뺀 값임을 특징으로 하는 길쌈 디인터리버.

청구항 6

제2항에 있어서, 상기 절환부는 멀티즘렉서(34)로 구성팀을 특징으로 하는 길쌈 디인터리버.

£Ø

도**만**(





